



Die neue APIX-Technologie ermöglicht die Echtzeit-Video- und Kameravernetzung über Kupferkabel im Automobil. Dieser sichere und EMV-optimierte Physical Layer stellt eine sehr gute Basis dar, um alle multimedialen Erfordernisse der nächsten Dekade zu bewältigen. Zahlreiche internationale Systemlieferanten starteten bereits die Integration dieses Chipsatzes in ihre Systeme und bereiten die Integration des Inova-APIX-IPs in Timing-Controller oder Grafikprozessoren vor.

BITSERIELLER
1-GBIT/S-VIDEOLINK

Datenautobahn

für ungestörte Bildübertragung

Noch vor weniger als 10 Jahren hatte niemand geglaubt, dass es notwendig werden würde, im Automobil Datenraten von 1Gbit/s und mehr übertragen zu müssen. Auch gab es damals keine Ansätze oder Vorstellungen für eine technische Lösung, wie diese hohen Datenraten kabelgebunden und EMV-sicher realisiert werden könnten. Die Fachwelt setzte ganz auf die leistungsstarken Generationen von DSPs und Power-Prozessoren, die durch Datenvorverarbeitung und fiberoptische Vernetzung schließlich die Mensch-Maschine-Kommunikation, das Infotainment und das sichere Fahren ermöglichen sollten. Anfang 2000 galt die fiberoptische Vernetzung für Multimedia und Echtzeitanwendungen zur Serieneinführung für den Zeitraum 2005 bis 2010 als gesetzt, was aber heute wieder ganz erheblich zur Disposition steht. Insbesondere der Kostendruck und einige technische Rahmenbedingungen zwingen die Systemstrategen, die herkömmlichen, kabelgebundenen Echtzeit-Punkt-zu-Punkt-Links prinzipiell beizubehalten und weiter aufzubohren (**Bild 1**).

Höhere Auflösungen

Der von der Computerbranche getriebene Trend nach immer höheren Displayauflösungen für Navigation und Information setzt sich auch stetig im Automobil fort. Der „Hunger“ nach höherer Qualität bezüglich Ablesbarkeit, Farbtiefe und Brillanz gerade in hochwertigen Fahrzeugen war schon vor Jahren zu erkennen, jedoch konnten weder die TFT-LCD-Hersteller noch die Chiplieferanten für die Grafikerzeugung, die Datenübertragung und Ansteuerung, diese Wünsche erfüllen. Nahezu alle deutschen Premium-Fahrzeughersteller entwickelten bereits damals entsprechende Roadmaps, welche Anforderungen an die LC-Displays selbst und die Ansteuerung im Speziellen zu stellen sein werden. BMW setzte diese Vorgaben in mehreren Firmenkooperationen konsequent um. Eine davon war die Kooperation mit dem Münchner Halbleiterunternehmen Inova Semiconductors, das im Jahre 2000 die bitserielle Echtzeit-Gigabitübertragung entwickelte und den GigaSTaR (Gigabit Serial Transmit and Receive) vorstellte. So modifizierte man in Vorversuchen die herkömmlichen parallel-

seriellen LVDS-Strecken und ermittelte Kriterien für eine zukünftige bitserielle Übertragungstechnologie mit einer Zielmarke von 1 Gbit/s brutto. Sehr wohl alles unter der Prämisse, den Datendurchsatz drastisch zu erhöhen, die EMV zu verbessern und die Kosten für die gesamte Übertragungsstrecke nicht zu erhöhen, sondern eher zu senken.

Gigabit-Link für alle Fälle

Als Ergebnis liefert Inova Semiconductors seit Frühjahr 2006 den APIX-Chipsatz (APIX = Automotive Pixel Link) aus. APIX ist ein bitserieller 1-Gbit/s-Videoink, der mit nur einem Kupferadernpaar auskommt. Durch ein konfigurierbares digitales RGB-Interface bedient er sowohl alle 10-bit- und 12-bit-CMOS-Sensor-Kameras, als auch alle 18-bit- und 24-bit-TFT-Displays mit bis zu 42 bzw. 32 MHz Pixelclock (**Bild 2**). Als zusätzliches Feature ist ein bidirektionaler 18-Mbit/s-Rückkanal integriert, der über die selben zwei Kabeladern des Videokanals arbeitet, aber im Rückkanal auch alternativ als separater Link mittels zwei weiteren Adern übertragen kann. Die Tx- und Rx-Bausteine des APIX werden in einem 0,18-µm-CMOS-Prozess gefertigt, der neben der Kosteneffektivität bei hohen Stückzahlen auch einen erweiterten Temperaturbereich bis +105 °C ermöglicht. Er bietet außerdem eine Verbrauchsreduzierung gegenüber anderen Technologien. Spezielle IOs, verbunden mit einstellbarem Treiberstrom und Vorverzerrung, ein optimierter Line-Code, ein neu entwickeltes Spread-Spektrum-Clocking, und letztendlich ein optimiertes PLL-Konzept sorgen dafür, dass der Link ein hervorragendes EMV-Abstrahlverhalten besitzt. Zur weiteren Reduzierung und Optimierung des EMV-Spektrums lässt sich bei geringerem Bandbreitenbedarf der APIX-Link auf 500 Mbit/s herunterschalten, womit insbesondere Kamera-Applikationen bedient werden können.

Treiberstrom und Vorverzerrung

Die Link-Technologie lässt sich an viele Bedürfnisse anpassen, seien es nur 1 m Entfernung zum nahen Display, oder 5 – 15 m von der Frontkamera zur rückwärtig eingebauten Auswerteeinheit. Die fein abstuftbare Regelung für den Ausgangsstrom des differentiellen Current-Mode-Logic Signals (CML) und die einstellbare Pre-Emphase (Vorverzerrung) sorgen je nach Anwendungsfall für eine hohe Signalintegrität – eine wesentliche Voraussetzung für eine zuverlässige Datenübertragung. Einerseits wird gewünscht, bei kleineren Entfernungen durch eine kleine Signalamplitude keine große Leistung auszusenden, andererseits

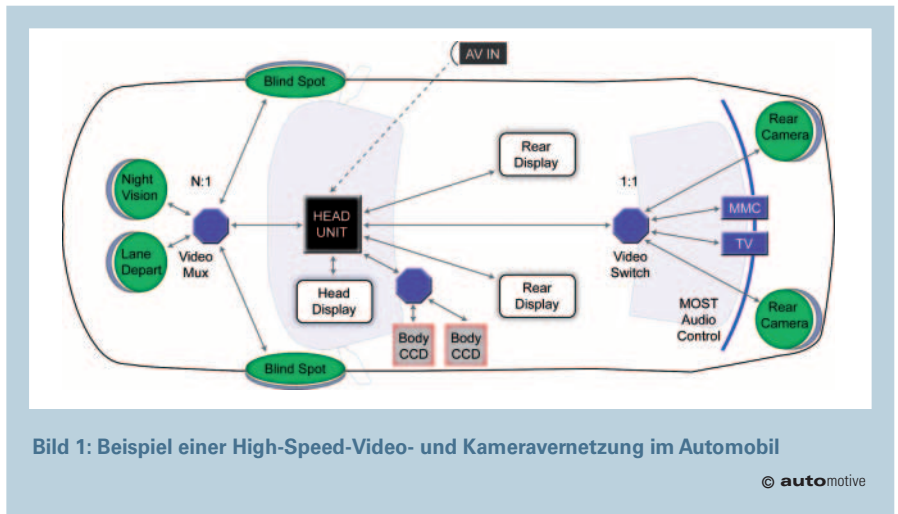


Bild 1: Beispiel einer High-Speed-Video- und Kameravernetzung im Automobil

© automotive

seits bei größeren Entfernungen mit größeren Amplituden das Signal optimal an die Übertragungseigenschaften der Strecke anzupassen, um Reflexionen und Fehlanpassungen zu vermeiden. Deshalb lassen sich bei dem APIX-Konzept der Treiberstrom und die Pre-Emphase durch jeweils einen externen Widerstand einstellen.

Die **Bilder 3** und **4** zeigen das jeweilige Augendiagramm des APIX-Signals ohne und mit Pre-Emphasis nach einer 20-m-Strecke einer verdrehten Zweidraht-Leitung (STP-Kabel). Deutlich ist zu erkennen, dass sich mit optimierter Pre-Emphase die Intersymbol-Interferenzen nahezu komplett eliminieren lassen und sich somit ein Signal mit optimaler Augenöffnung einstellt.

Zusätzlich ermöglicht ein zuschaltbares Spread-Spektrum-Clocking das „Wobbeln“ des bitseriellen Signals, so dass die Spitzen des Frequenzspektrums um ca. 8...10 dB gesenkt werden können.

Das so genannte “Staggered Output Switching”, also das in Gruppen zeitlich minimal versetzte Ein-/Ausschalten der 10 bis 24 parallelen Ausgänge, reduziert die Stromspitzen während des Schaltvorganges

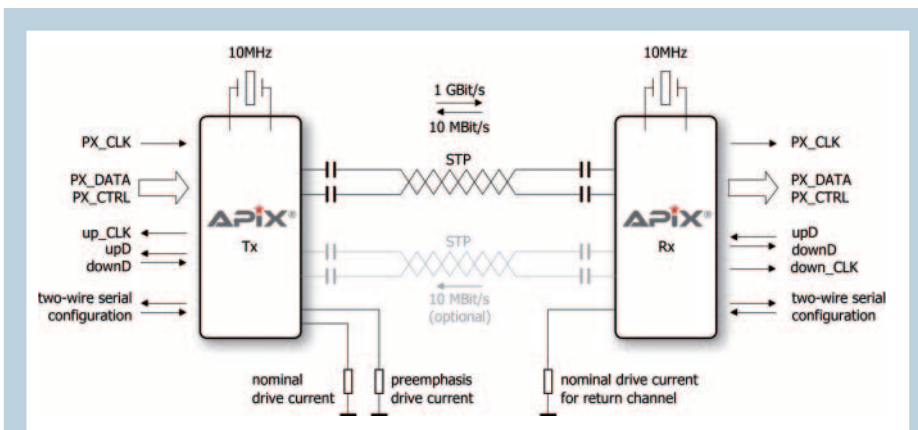


Bild 2: APIX Punkt-zu-Punkt-Link mit Hin- und Rückkanal

© automotive

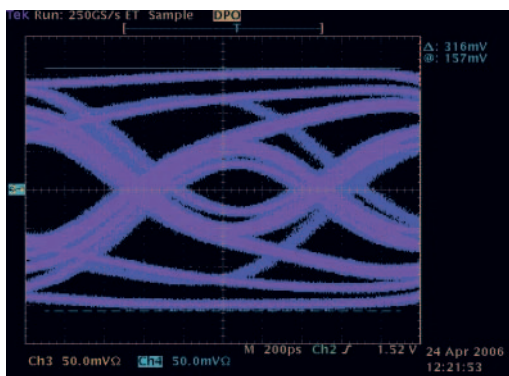


Bild 3: Augendiagramm des APIX-Signals ohne Pre-Emphasis nach einer 20-m-Strecke einer verdrehten Zweidrahtleitung.

© automotive

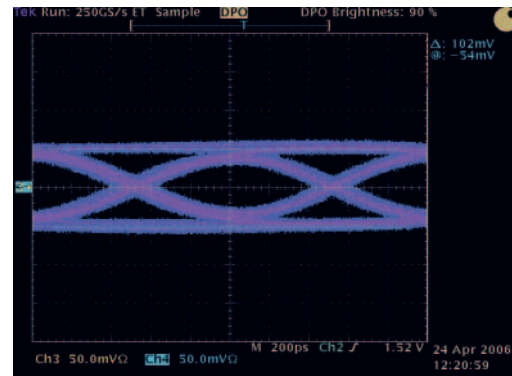


Bild 4: Augendiagramm des APIX-Signals mit Pre-Emphasis nach einer 20-m-Strecke einer verdrehten Zweidrahtleitung.

© automotive

und sorgt so für weniger Noise in dem Chip als auch auf der gesamten Platine. Apropos Strom: Der neue Baustein hat einen äußerst niedrigen Stromverbrauch. Je nach Betriebsmode hat ein Chip eine Verlustleistung von nur ca. 150...220 mW.

Den Grundtakt beziehen die Tx- und Rx-Bausteine jeweils von einem 10-MHz-Quarz (oder einem anderen lokalen Taktgeber), welcher als Referenztakt die interne VCO/PLL versorgt und den kompletten Link permanent „geclockt“ und synchron hält, auch ohne Anliegen eines Pixeltaktes. Dies ist vorteilhaft bei schwankendem Pixeltakt der Videoquelle und ganz besonders, wenn zwischen verschiedenen Videoquellen (Navigationssystem, DVD, TV etc.) umgeschaltet werden muss und Pausen im Videotiming entstehen können. Ein weiteres Highlight ist das integrierte bidirektionale Seitenband mit bis zu 18 Mbit/s. Es ist fest in das Übertragungsprotokoll des Videopfads eingebettet (feste, reservierte Zeitschlitze) und ermöglicht z. B. eine Steuerung

von Kameras in Echtzeit, oder die transparente Übertragung eines I²C- oder CAN-Busses. Dieses Seitenband-Interface ist eine separate 2 bit breite Schnittstelle mit oder ohne zugehörigem Clock – die Übertragung arbeitet gänzlich unabhängig vom Pixelstrom.

Ausblick

Durch die APIX-Technologie ist die Echtzeit-Video- und Kameravernetzung über Kupferkabel im Automobil Realität geworden. Dieser sichere und EMV-optimierte Physical Layer stellt die Basis dar, um die multimedialen Erfordernisse der nächsten Jahre zu bewältigen. Zahlreiche internationale Systemlieferanten starteten bereits die Integration dieses Chipsatzes in deren Systeme und bereiten die Integration des Inova-APIX-IPs in Timing-Controller oder Grafikprozessoren vor. Darüber hinaus sind in der Zukunft auch weitere Topologien als die Punkt-zu-Punkt-Verbindung denkbar. Vorstellbar sind schon heute lokale Bilddatenetze mit bis zu acht APIX-Knoten, um die modernen Fahrerassistenzsysteme noch effektiver und leistungsfähiger zu gestalten. (oe)

JE NACH ANWENDUNG


Dass es sich bei der neuen APIX-Serie nicht um einen einfachen SerDes-Baustein handelt, sieht man spätestens an den vielfältigen Konfigurationsmöglichkeiten. Dazu wurde ein MicroWire-kompatibles Interface integriert, über das nach Loslassen des RESETs die wunschgemäßen Betriebsparameter von einem kleinen EPROM oder Mikrocontroller eingelesen werden können. Einstellbare Parameter sind u.a.:

- Wobbeln ein/aus
- Pixelübernahme bei positiver/negativer Flanke
- Kabelequalizer ein/aus
- 0,5-Gbit/s- oder 1-Gbit/s Mode
- separater Rückkanal ein /aus
- Bitfehlerbehandlung/Error-Pin

Zur Einsparung von Platz und Kosten und zur Minimierung des Pin-Counts sind die 10-bit- bzw. 12-bit-Bausteine in 7 x 7 / 8 x 8 mm² großen Quad Flat No-Lead - Plastikgehäusen (48/52 Pin QFN) verfügbar. Die bis zu 24 bit breiten Bausteine sind im 64-poligen QFN (9 x 9 mm²) erhältlich.



Nach seinem Studium der Elektrotechnik in München arbeitete **Axel Krepil** als Product Engineer und Product Marketing Engineer bei MOTOROLA Halbleiter. Nach einer geschäftsführenden Position bei einem Münchner Elektronikunternehmen übernahm er im Jahre 2000 die Position des weltweiten Sales & Marketing Directors bei Inova Semiconductors in München.

 Inova Semiconductors
www.inova-semiconductors.de

Immer up to date: www.hanser-automotive.de

- News & Schlagzeilen Tag für Tag
- Großer Stellenmarkt
- Produktinfos rund um Messen & Testen